

嚴 丈雄 (Uhm Jang Woong)

Si-Ge 系ヘテロデバイスに関する研究

Si LSI の高速化、低消費電力化のために、それを構成する Si MOSFET の極微細化による高性能化が進められてきたが、微細化技術の限界も近づいてきている。その限界突破をする方法として、高キャリア移動度 Si-Ge 系ヘテロ構造のチャネルへの適用が必要不可欠となっている。本研究では、微細歪 Si/歪 SiGe/Si ヘテロ構造形成法を明らかにし、NMOS と PMOS 両方にチャネルのキャリア移動度を飛躍的に向上させるための高キャリア移動度ヘテロ構造の研究を行い、高性能歪 Si/歪 SiGe/Si ヘテロ MOS デバイス実現のための基盤技術構築を目指す。

発表論文等

1. Jangwoong Uhm, Masao Sakuraba, and Junichi Murota
Strain Relaxation by Stripe Patterning in Si/Si_{1-x}Ge_x/Si(100)
Heterostructures
Thin Solid Films, (in press)
2. Jangwoong Uhm, Masao Sakuraba, and Junichi Murota
Line-Shape Patterning Effect on Strain in Si/Si_{1-x}Ge_x/Si(100)
Heterostructures
First International Workshop on New Group 4 Semiconductor
Nanoelectronics, P57, May 27-28, 2005
3. Jangwoong Uhm, Masao Sakuraba, and Junichi Murota
Strain Relaxation by Stripe Patterning in Si/Si_{1-x}Ge_x/Si(100)
Heterostructures
ICSI4 (Fourth International Conference on Silicon Epitaxy
and Heterostructures)
P190, May 23-26, 2005